

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-083247

(43)Date of publication of application : 28.03.1997

(51)Int.Cl. H03B 5/32
G06F 1/04

(21)Application number : 07-234481

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 12.09.1995

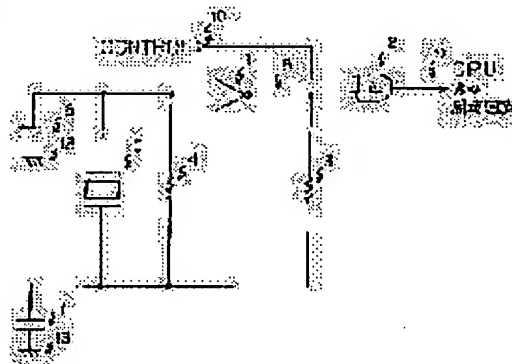
(72)Inventor : KUWANO SHUNICHI

(54) SEMICONDUCTOR DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To make the device hardly being affected by external disturbance such as external noise or internal noise by supplying a stable reference clock to a CPU and a peripheral circuit controlled by the CPU in a short time in the case of restoration from a pseudo SLEEP state to a normal operating state.

SOLUTION: An oscillation output 8 obtained by a crystal oscillation circuit is given to an input terminal 17 of a 2-input Schmitt trigger NOR circuit 2. A control signal 10 is given to an input terminal 18 so as to select whether or not an output signal 9 from the 2-input Schmitt trigger NOR circuit 2 is to be oscillated. That is, the output signal 9 is oscillated when the control signal 10 has an L level to supply a reference clock to the semiconductor device or the electronic device to driven it and when control signal 10 has an H level, the output signal 9 becomes constant at an L level, the reference clock is not supplied to set the mode to the pseudo SLEEP state.



LEGAL STATUS

[Date of request for examination]

12.09.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

[Claim(s)]

[Claim 1] Use an oscillator circuit, have a source of a constant voltage which makes said oscillator circuit drive, and an oscillation output obtained from said oscillator circuit is made to input into one of input terminals of a multi-input schmitt trigger mold logical circuit (input terminal 1). A semiconductor device characterized by using a signal which is made to input a control signal into all input terminals except said input terminal 1 of said multi-input schmitt trigger mold logical circuit, and is outputted from said multi-input schmitt trigger mold logical circuit as a reference clock for making it drive.

[Claim 2] A semiconductor device according to claim 1 which contained an oscillator circuit.

[Claim 3] Use an oscillator circuit, have a source of a constant voltage which makes said oscillator circuit drive, and an oscillation output obtained from said oscillator circuit is made to input into one of input terminals of a multi-input schmitt trigger mold logical circuit (input terminal 1). Electronic equipment characterized by using a signal which is made to input a control signal into all input terminals except said input terminal 1 of said multi-input schmitt trigger mold logical circuit, and is outputted from said multi-input schmitt trigger mold logical circuit as a reference clock for making it drive.

[Claim 4] Electronic equipment according to claim 3 which built in an oscillator circuit.

[Detailed Description of the Invention]

[0001]

[Industrial Application] An oscillator circuit is used for this invention and it relates to the semiconductor device and electronic equipment which have the function to make it drive.

[0002]

[Description of the Prior Art] An example realized using the ridge oscillator of the reference clock generation section including an oscillator circuit in the semiconductor device or electronic equipment made to drive using the conventional oscillator circuit is shown in drawing 3 . namely, oscillation **** from the output signal of said NOT circuit which made the oscillation output emitted from an oscillator circuit input into the input section of a schmitt trigger mold NOT circuit or the usual NOT circuit, and reversed logic, or said oscillator circuit -- as [the] was used as a reference clock for making said semiconductor device or electronic equipment drive.

[0003]

[Problem(s) to be Solved by the Invention] In the Prior art, when setting it as the condition (this condition is hereafter called a false SLEEP condition) of not supplying the oscillation signal to the circumference circuit which CPU which a semiconductor device or electronic equipment has, and said CPU control, it was required to stop actuation of the oscillator circuit which emits said oscillation signal. However, when actuation of said oscillator circuit was stopped and actuation was made to start again, by the time the periodicity, the amplitude nature, etc. of the oscillation signal outputted were stabilized, time amount was spent, and the technical problem that it had to wait for supply of an oscillation signal in said CPU and said circumference circuit in the meantime occurred.

[0004]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, a semiconductor device of this invention (1) Use an oscillator circuit and it has a source of a

constant voltage which makes said oscillator circuit drive. An oscillation output obtained from said oscillator circuit is made to input into one of input terminals of a multi-input schmitt trigger mold logical circuit (input terminal 1). A control signal is made to input into all input terminals except said input terminal 1 of said multi-input schmitt trigger mold logical circuit, and it is characterized by having a means to use a signal outputted from said multi-input schmitt trigger mold logical circuit as a reference clock for making it drive.

[0005] (2) It is characterized by having a means given in (1) which built in an oscillator circuit. [0006] Moreover, (3) oscillator circuits are used for electronic equipment, and it has a source of a constant voltage which makes said oscillator circuit drive. An oscillation output obtained from said oscillator circuit is made to input into one of input terminals of a multi-input schmitt trigger mold logical circuit (input terminal 1). A control signal is made to input into all input terminals except said input terminal 1 of said multi-input schmitt trigger mold logical circuit, and it is characterized by having a means to use a signal outputted from said multi-input schmitt trigger mold logical circuit as a reference clock for making it drive.

[0007] (4) It is characterized by having a means given in (3) which built in an oscillator circuit. [0008]

[Example] Hereafter, this invention is explained to details with reference to a drawing.

[0009] Drawing 1 is one example which showed this invention using the ridge oscillator and 2 input schmitt trigger mold NOR circuit. That is, the oscillation output of 8 obtained from a ridge oscillator is made to input into the input terminal 17 of 2 input schmitt trigger mold NOR circuit of 2. A control signal 10 is made to input into an input terminal 18, and it enables it to choose as it whether the oscillation output of the output signal 9 from 2 input schmitt trigger mold NOR circuit 2 is carried out. Namely, when a control signal 10 is L level, a reference clock is made to supply and drive to a semiconductor device or electronic equipment, in the case of H level, an output signal 9 becomes fixed on L level, an output signal 9 serves as an oscillation output, and it will be [said reference clock is not supplied but] in a false SLEEP condition. Drawing 2 is one example which showed this invention using the ridge oscillator and 2 input schmitt trigger mold NAND circuit. That is, the oscillation output of 8 obtained from a ridge oscillator is made to input into the input terminal 20 of 2 input schmitt trigger mold NAND circuit of 11. A control signal 10 is made to input into an input terminal 21, and it enables it to choose as it whether an oscillation signal is made to output the output signal 9 from 2 input schmitt trigger mold NAND circuit 11. Namely, when a control signal 10 is H level, a reference clock is made to supply and drive to a semiconductor device or electronic equipment, in the case of L level, an output signal 9 becomes fixed on H level, an output signal 9 serves as an oscillation output, and it will be [said reference clock is not supplied but] in a false SLEEP condition. Between false SLEEP conditions is operating and an oscillator circuit is continuing outputting the stable oscillation signal for it. Therefore, when the level of a control signal 10 is reversed and it is made to return to a normal operation condition from a false SLEEP condition, a reference clock can be supplied to the circumference circuit where it does not wait for time amount until an oscillation condition is stabilized, but CPU and said CPU also control **.

[0010] An example of 2 input schmitt trigger mold NOR circuit which used and constituted the CMOS transistor in drawing 4 is shown. The input terminal 17 has a schmitt trigger property, and inputs a clock signal. An input terminal 18 does not have a schmitt trigger property, but inputs a control signal.

[0011] An example of 2 input schmitt trigger mold NAND circuit which used and constituted the CMOS transistor in drawing 5 is shown. The input terminal 20 has a schmitt trigger property, and inputs a clock signal. An input terminal 21 does not have a schmitt trigger property, but inputs a control signal.

[0012] Drawing 6 (a) shows the example of the oscillation output 8. Now, suppose that the condition that the periodicity of the oscillation output 8 of a ridge oscillator like 27 was disturbed arose in response to the effect of disturbance, such as an external noise and an internal noise. According to this invention, the oscillation output 8 inputs into a schmitt trigger mold circuit, and unless it is magnitude to the extent that it amounts to 25 or 26

whose wave-like turbulence by the disturbance of 27 is the logic reversal level of said schmitt trigger mold circuit, the oscillation wave of 9 outputted from said schmitt trigger mold circuit does not produce and cheat out of change to the periodicity of the oscillation signal of 8, as shown in drawing 6 (c). Therefore, according to this invention, causing aggravation of the periodicity of a reference clock by disturbance like [when not using a schmitt trigger mold circuit] is avoided. That is, it has the feature that this invention makes a small reference clock and the probability to be influenced to disturbance by using a schmitt trigger mold circuit can provide a semiconductor device or electronic equipment with it.

[0013] Moreover, although the capacitor aiming at stabilization of a constant-voltage output as shown in drawing 7 needed to be added of the case where a schmitt trigger mold circuit is not used to the constant-voltage output which emits the constant voltage which makes an oscillator circuit drive Even if said constant-voltage output is influenced of disturbance even if and logic reversal level lapses into an unstable state by using a schmitt trigger mold circuit by this invention Turbulence of one logic reversal level 25 or 26 of said schmitt trigger mold circuit does not affect the periodicity of a reference clock 9, unless even the region of another logic reversal level 26 or 25 is arrived at. That is, when not adding the constant-voltage output stabilization capacitor 33, this invention can reduce the probability for the periodicity of a reference clock 9 to be disturbed by turbulence of said constant-voltage output, compared with the case where a schmitt trigger mold circuit is not used. Therefore, when making it real-operate, it becomes removable [said constant-voltage output stabilization capacitor 33]. Therefore, the cost cut of the product by reduction of the number of components is attained, and offer of a cheap product is attained. Moreover, by reducing the total number of components, the miniaturization of product size can be promoted and offer of a product convenient at the time of manufacture, shipment, use, and carrying etc. is attained. Or development of a product with many functions can be promoted compared with the product by the Prior art, without replacing the components which become removable by this invention, and it also becoming possible to add the components' which are needed since a product has a new useful function's, and having bigger size than the product size by the Prior art. Thus, as compared with the product by the Prior art, it acts effectively on the occasion of development of a convenient product for a user.

[0014]

[Effect of the Invention] The effect of this invention is to be able to supply the reference clock stabilized for a short time to the circumference circuit which CPU and said CPU control in the case of the return in the normal operation condition from a false SLEEP condition compared with a Prior art.

[0015] Moreover, by this invention, the engine performance of a function acts on the periodicity of a reference clock of said semiconductor device and electronic equipment effectively to improvement in the precision of the timer circuit, counter circuit, etc. for which it depends greatly. And it operates by low power, can be made to be able to drive with an oscillation signal, and, generally can apply to the semiconductor device and electronic equipment which have a synchronous operation circuit, and stability of operation can be improved.

[0016] In addition, it acts effectively to the number reduction of components of products, the cost reduction of a product, and the miniaturization of a product.

[Brief Description of the Drawings]

[Drawing 1] The semiconductor device of this invention, or example drawing of the reference clock generation section using the ridge oscillator of electronic equipment, and 2 input schmitt trigger mold NOR circuit.

[Drawing 2] The semiconductor device of this invention, or example drawing of the reference clock generation section using the ridge oscillator of electronic equipment, and 2 input schmitt trigger mold NAND circuit.

[Drawing 3] Example drawing of the reference clock generation section using the ridge oscillator and schmitt trigger mold NOT circuit by the Prior art.

[Drawing 4] Example drawing of 2 input schmitt trigger mold NOR circuit constituted with

the CMOS transistor.

[Drawing 5] Example drawing of 2 input schmitt trigger mold NAND circuit constituted with the CMOS transistor.

[Drawing 6] (a) Example drawing when an oscillation output is influenced by disturbance and a wave is disturbed.

The reference clock wave form chart obtained from the oscillation output shown in (b) and (a) by the Prior art.

The reference clock wave form chart obtained from the oscillation output shown in (c) and (a) by this invention.

[Drawing 7] Example drawing of the external components connection of the semiconductor device by the Prior art.

[Drawing 8] (a) Example drawing when the constant-voltage output in a voltage stabilizer is confused.

Drawing showing turbulence of the logic reversal level of a NOT circuit produced by turbulence of the constant-voltage output in (b) and (a).

Drawing showing the turbulence of a reference clock wave produced by turbulence of the logic reversal level of the NOT circuit in (c) and (a).

[Drawing 9] Example drawing of a configuration of having realized the electronic equipment adapting the semiconductor device of this invention and said semiconductor device using the ridge oscillator.

[Drawing 10] Example drawing of the electronic equipment of this invention.

[Description of Notations]

- 1 ... NOT circuit for an oscillation
- 2 ... 2 input schmitt trigger mold NOR circuit
- 3 ... Feedback resistance
- 4 ... Drain resistance
- 5 ... Crystal oscillator
- 6 ... Gate capacitor
- 7 ... Drain capacitor
- 8 ... Oscillation output
- 9 ... Reference clock
- 10 ... Control signal input
- 11 ... 2 input schmitt trigger mold NAND circuit
- 12 ... Schmitt trigger mold NOT circuit
- 13 ... GND
- 14 ... Constant-voltage output
- 15 ... P-channel MOS transistor
- 16 ... N-channel MOS transistor
- 17 ... Input terminal for clock signals of 2 input schmitt trigger mold NOR circuit
- 18 ... Input terminal for control signals of 2 input schmitt trigger mold NOR circuit
- 19 ... Output terminal of 2 input schmitt trigger mold NOR circuit.
- 20 ... Input terminal for clock signals of 2 input schmitt trigger mold NAND circuit
- 21 ... Input terminal for control signals of 2 input schmitt trigger mold NAND circuit
- 22 ... Output terminal of 2 input schmitt trigger mold NAND circuit
- The oscillation output wave of 23...8
- 24 ... Logic reversal level of a NOT circuit
- 25 ... Logic reversal level reversed from L level of a schmitt trigger mold NOT circuit to H level
- 26 ... Logic reversal level reversed from H level of a schmitt trigger mold NOT circuit to L level
- 27 ... Wave-like turbulence by disturbance
- 28 ... H level of a reference clock
- 29 ... L level of a reference clock
- 30 ... Reference clock obtained when a schmitt trigger mold circuit is not used

- 31 ... Reference clock obtained when a schmitt trigger mold circuit is used
- 32 ... Turbulence of a reference clock
- 33 ... Constant-voltage output stabilization capacitor
- 34 ... Turbulence of a constant-voltage output
- 35 ... Turbulence of logic reversal level
- 36 ... Constant-voltage output level
- 37 ... GND level
- 38 ... VSS
- 39 ... CPU
- 40 ... Circumference circuit
- 41 ... Schmitt trigger mold circuit
- 42 ... Constant-voltage generating circuit
- 43 ... Oscillation input terminal
- 44 ... Oscillation output terminal
- 45 ... Constant-voltage output terminal
- 46 ... Cell
- 47 ... VDD terminal
- 48 ... VSS terminal
- 49 ... Interface circuitry
- 50 ... I/O circuit
- 51 ... Buzzer circuit
- 52 ... Display circuit
- 53 ... Circumference electronic parts
- 54 ... Display screen
- 55 ... Push switch
- 56 ... Loudspeaker
- 57 ... Buzzer terminal
- 58 ... Buzzer resistance
- 59 ... Terminal for a display
- 60 ... Input/output terminal
- 61 ... Pull-up resistor
- 62 ... VDD

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-83247

(43) 公開日 平成9年(1997)3月28日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 B 5/32			H 0 3 B 5/32	D
G 0 6 F 1/04	3 0 1		G 0 6 F 1/04	3 0 1 C

審査請求 未請求 請求項の数4 O L (全7頁)

(21) 出願番号 特願平7-234481

(22) 出願日 平成7年(1995)9月12日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 ▲桑▼野 俊一

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

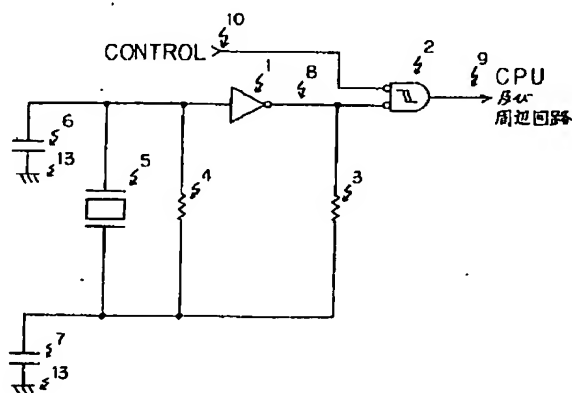
(54) 【発明の名称】 半導体装置及び電子機器

(57) 【要約】

【目的】発振回路を使用して駆動させる機能を有する半導体装置及び電子機器に関し、疑似SLEEP状態から通常動作状態への復帰の際に、CPU及びCPUが制御する周辺回路に対して短時間で安定した基準クロックの供給を行うこと。

【構成】水晶発振回路より得られる発振出力8を2入力シュミット・トリガ型NOR回路2の入力端子17に入力させる。入力端子18には、制御信号10を入力させ、2入力シュミット・トリガ型NOR回路2からの出力信号9を発振出力させるか否かを選択できるようにする。即ち、制御信号10がLレベルの場合は出力信号9は発振出力となり、半導体装置または電子機器に対して基準クロックを供給して駆動させ、Hレベルの場合は出力信号9はLレベルで一定となり、前記基準クロックは供給されず、疑似SLEEP状態となる。

【効果】外部ノイズ内部ノイズ等の外乱に対して影響を受けることが少なくなる。



【特許請求の範囲】

【請求項 1】発振回路を使用し、前記発振回路を駆動させる定電圧源を有し、前記発振回路から得られる発振出力を多入力シュミット・トリガ型論理回路の入力端子のうちの 1 つ（入力端子 1）に入力させ、前記多入力シュミット・トリガ型論理回路の前記入力端子 1 を除く全ての入力端子に制御信号を入力させ、前記多入力シュミット・トリガ型論理回路から出力される信号を、駆動させるための基準クロックとして使用することを特徴とする半導体装置。

【請求項 2】発振回路を内蔵した、請求項 1 記載の半導体装置。

【請求項 3】発振回路を使用し、前記発振回路を駆動させる定電圧源を有し、前記発振回路から得られる発振出力を多入力シュミット・トリガ型論理回路の入力端子のうちの 1 つ（入力端子 1）に入力させ、前記多入力シュミット・トリガ型論理回路の前記入力端子 1 を除く全ての入力端子に制御信号を入力させ、前記多入力シュミット・トリガ型論理回路から出力される信号を、駆動させるための基準クロックとして使用することを特徴とする電子機器。

【請求項 4】発振回路を内蔵した、請求項 3 記載の電子機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、発振回路を使用して、駆動させる機能を有する半導体装置及び電子機器に関する。

【0002】

【従来の技術】従来の、発振回路を使用して駆動させる半導体装置または電子機器における、発振回路を含んだ基準クロック生成部の水晶発振回路を用いて実現させた一例を、図 3 に示す。即ち、発振回路から発せられる発振出力を、シュミット・トリガ型 NOT 回路または通常の NOT 回路の入力部に入力させ論理を反転させた前記 NOT 回路の出力信号を、あるいは前記発振回路からの発振出力そのままを、前記半導体装置または電子機器を駆動させるための基準クロックとして使用していた。

【0003】

【発明が解決しようとする課題】従来の技術では、半導体装置または電子機器の有する CPU 及び前記 CPU が制御する周辺回路への発振信号の供給を行わない状態（以下、この状態を疑似 SLEEP 状態と呼ぶ）に設定するとき、前記発振信号を発する発振回路の動作を停止させることが必要であった。しかし、前記発振回路の動作を停止させた場合は、再び動作を開始させた時に、出力される発振信号の周期性・振幅性等が安定するまでに時間を費やし、その間前記 CPU 及び前記周辺回路への発振信号の供給を待たねばならないという課題があった。

【0004】

【課題を解決するための手段】上記課題を解決するために、本発明の半導体装置は、

（1）発振回路を使用し、前記発振回路を駆動させる定電圧源を有し、前記発振回路から得られる発振出力を多入力シュミット・トリガ型論理回路の入力端子のうちの 1 つ（入力端子 1）に入力させ、前記多入力シュミット・トリガ型論理回路の前記入力端子 1 を除く全ての入力端子に制御信号を入力させ、前記多入力シュミット・トリガ型論理回路から出力される信号を、駆動させるための基準クロックとして使用するという手段を有することを特徴とする。

【0005】（2）発振回路を内蔵した、（1）記載の手段を有することを特徴とする。

【0006】また、電子機器は、

（3）発振回路を使用し、前記発振回路を駆動させる定電圧源を有し、前記発振回路から得られる発振出力を多入力シュミット・トリガ型論理回路の入力端子のうちの 1 つ（入力端子 1）に入力させ、前記多入力シュミット・トリガ型論理回路の前記入力端子 1 を除く全ての入力端子に制御信号を入力させ、前記多入力シュミット・トリガ型論理回路から出力される信号を、駆動させるための基準クロックとして使用するという手段を有することを特徴とする。

【0007】（4）発振回路を内蔵した、（3）記載の手段を有することを特徴とする。

【0008】

【実施例】以下、本発明について図面を参照して詳細に説明する。

【0009】図 1 は、本発明を水晶発振回路、2 入力シュミット・トリガ型 NOR 回路を用いて示した一実施例である。即ち、水晶発振回路より得られる 8 の発振出力を 2 の 2 入力シュミット・トリガ型 NOR 回路の入力端子 17 に入力させる。入力端子 18 には、制御信号 10 を入力させ、2 入力シュミット・トリガ型 NOR 回路 2 からの出力信号 9 を発振出力させるか否かを選択できるようにする。即ち、制御信号 10 が L レベルの場合は出力信号 9 は発振出力となり、半導体装置または電子機器に対して基準クロックを供給して駆動させ、H レベルの場合は出力信号 9 は L レベルで一定となり、前記基準クロックは供給されず、疑似 SLEEP 状態となる。図 2 は、本発明を水晶発振回路、2 入力シュミット・トリガ型 NAND 回路を用いて示した一実施例である。即ち、水晶発振回路より得られる 8 の発振出力を 11 の 2 入力シュミット・トリガ型 NAND 回路の入力端子 20 に入力させる。入力端子 21 には、制御信号 10 を入力させ、2 入力シュミット・トリガ型 NAND 回路 11 からの出力信号 9 を発振信号を出力させるか否かを選択できるようにする。即ち、制御信号 10 が H レベルの場合は出力信号 9 は発振出力となり、半導体装置または電子機

器に対して基準クロックを供給して駆動させ、Lレベルの場合は出力信号9はHレベルで一定となり、前記基準クロックは供給されず、疑似SLEEP状態となる。疑似SLEEP状態の間も発振回路は動作しており、安定した発振信号を出力し続けている。従って、制御信号10のレベルを反転させて疑似SLEEP状態から通常動作状態へと復帰させた時、発振状態が安定するまでの時間を待たずともCPU及び前記CPUが制御する周辺回路へ基準クロックを供給することができる。

【0010】図4に、CMOSトランジスタを用いて構成した2入力シュミット・トリガ型NOR回路の一例を示す。入力端子17はシュミット・トリガ特性を持っており、クロック信号を入力する。入力端子18はシュミット・トリガ特性を持っておらず、制御信号を入力する。

【0011】図5に、CMOSトランジスタを用いて構成した2入力シュミット・トリガ型NAND回路の一例を示す。入力端子20はシュミット・トリガ特性を持っており、クロック信号を入力する。入力端子21はシュミット・トリガ特性を持っておらず、制御信号を入力する。

【0012】図6(a)は、発振出力8の例を示している。今、外部ノイズ・内部ノイズ等の外乱の影響を受け、27のような水晶発振回路の発振出力8の周期性が乱された状況が生じたとする。本発明によれば、発振出力8が、シュミット・トリガ型回路に入力し、前記シュミット・トリガ型回路から出力された9の発振波形は、27の外乱による波形の乱れが前記シュミット・トリガ型回路の論理反転レベルである、25または26に達するほどの大きさでない限り、図6(c)に示すように、8の発振信号の周期性に対して、変化を生じせしめることはない。従って本発明によれば、シュミット・トリガ型回路を用いないときのような、外乱による基準クロックの周期性の悪化を起こすことが避けられる。即ち、本発明はシュミット・トリガ型回路を用いることにより、外乱に対して影響される確率が小さい基準クロックを作り出し、半導体装置または電子機器に提供できる、という特徴を有する。

【0013】また、発振回路を駆動させる定電圧を発する定電圧出力に対して、シュミット・トリガ型回路を用いない場合は、図7に示すような定電圧出力の安定化を目的としたコンデンサの付加が必要であったが、本発明でシュミット・トリガ型回路を用いることにより、たとえ前記定電圧出力が外乱の影響を受け、論理反転レベルが不安定状態に陥ったとしても、前記シュミット・トリガ型回路の、一方の論理反転レベル25または26の乱れが、もう一方の論理反転レベル26または25の域にまで達しない限り、基準クロック9の周期性に影響を及ぼすことはない。つまり、定電圧出力安定化コンデンサ33を付加しない場合、本発明はシュミット・トリガ

型回路を用いない場合に比べ、前記定電圧出力の乱れにより基準クロック9の周期性が乱される確率が低減できる。故に、実動作させる上で、前記定電圧出力安定化コンデンサ33の除去が可能となる。従って、部品数の低減による製品のコスト・ダウンが可能となり、安価な製品の提供が可能となる。また、総部品数が低減されることにより、製品サイズの小型化を推進でき、製造・出荷・使用・持ち運び時等に便利な製品の提供が可能となる。あるいは、本発明により除去可能となる部品に替わって、製品が新たな有用な機能を有するために必要となる部品を付加することも可能となり、従来の技術による製品サイズよりも大きなサイズを持つことなく、従来の技術による製品に比べ、多くの機能を有した製品の開発を推進することができる。このように、従来の技術による製品と比較して、使用者にとって都合の良い製品の開発に際して、有効に作用する。

【0014】

【発明の効果】本発明の効果は従来の技術に比べ、疑似SLEEP状態から通常動作状態への復帰の際に、CPU及び前記CPUが制御する周辺回路に対して短時間で安定した基準クロックの供給を行うことができることにある。

【0015】また本発明により、前記半導体装置および電子機器の、基準クロックの周期性に機能の性能が大きく依存するタイマー回路・カウンタ回路等の精度の向上に対して有効に作用する。及び、低パワーで動作し、発振信号により駆動させ、同期動作回路を有する半導体装置及び電子機器に対して、一般的に応用でき、動作安定性を向上できる。

【0016】その他、製品の部品数削減、製品のコスト低減、製品の小型化に対して有効に作用する。

【図面の簡単な説明】

【図1】本発明の半導体装置または電子機器の水晶発振回路と2入力シュミット・トリガ型NOR回路を用いた基準クロック生成部の一例図。

【図2】本発明の半導体装置または電子機器の水晶発振回路と2入力シュミット・トリガ型NAND回路を用いた基準クロック生成部の一例図。

【図3】従来の技術による水晶発振回路とシュミット・トリガ型NOT回路を用いた基準クロック生成部の一例図。

【図4】CMOSトランジスタによって構成した2入力シュミット・トリガ型NOR回路の一例図。

【図5】CMOSトランジスタによって構成した2入力シュミット・トリガ型NAND回路の一例図。

【図6】(a)発振出力が外乱による影響を受け、波形が乱された場合の一例図。

(b)(a)に示す発振出力から、従来の技術により得られる基準クロック波形図。

(c)(a)に示す発振出力から、本発明により得られ

10

20

30

40

50

る基準クロック波形図。

【図 7】従来の技術による半導体装置の外付け部品結線の一例図。

【図 8】(a) 定電圧回路における定電圧出力が乱れた場合の一例図。

(b) (a) における定電圧出力の乱れにより生じる、NOT 回路の論理反転レベルの乱れを示す図。

(c) (a) における NOT 回路の論理反転レベルの乱れにより生じる基準クロック波形の乱れを示す図。

【図 9】本発明の半導体装置と、前記半導体装置を応用した電子機器を水晶発振回路を用いて実現した構成の一例図。

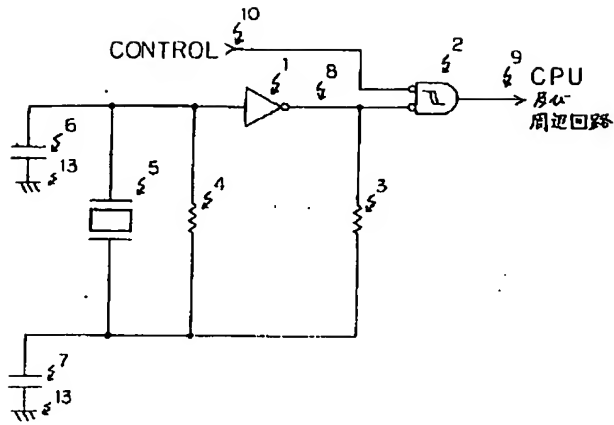
【図 10】本発明の電子機器の一例図。

【符号の説明】

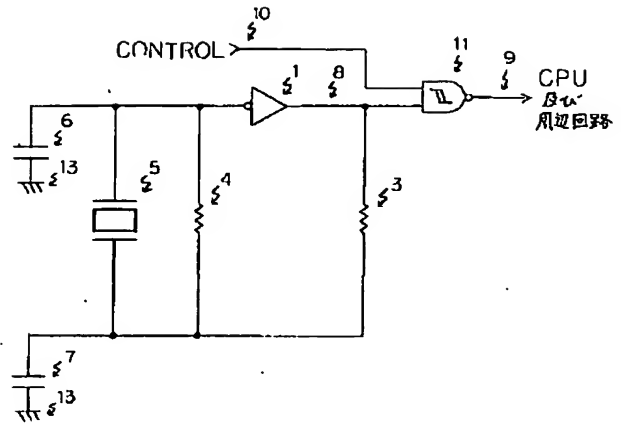
1・・・発振用 NOT 回路
 2・・・2 入力シュミット・トリガ型 NOR 回路
 3・・・フィード・バック抵抗
 4・・・ドレイン抵抗
 5・・・水晶発振子
 6・・・ゲート・コンデンサ
 7・・・ドレイン・コンデンサ
 8・・・発振出力
 9・・・基準クロック
 10・・・制御信号入力
 11・・・2 入力シュミット・トリガ型 NAND 回路
 12・・・シュミット・トリガ型 NOT 回路
 13・・・GND
 14・・・定電圧出力
 15・・・P 型 MOS トランジスタ
 16・・・N 型 MOS トランジスタ
 17・・・2 入力シュミット・トリガ型 NOR 回路のクロック信号用入力端子
 18・・・2 入力シュミット・トリガ型 NOR 回路の制御信号用入力端子
 19・・・2 入力シュミット・トリガ型 NOR 回路の出力端子
 20・・・2 入力シュミット・トリガ型 NAND 回路のクロック信号用入力端子
 21・・・2 入力シュミット・トリガ型 NAND 回路の制御信号用入力端子
 22・・・2 入力シュミット・トリガ型 NAND 回路の出力端子
 23・・・8 の発振出力波形

24・・・NOT 回路の論理反転レベル
 25・・・シュミット・トリガ型 NOT 回路の L レベルから H レベルへ反転する論理反転レベル
 26・・・シュミット・トリガ型 NOT 回路の H レベルから L レベルへ反転する論理反転レベル
 27・・・外乱による波形の乱れ
 28・・・基準クロックの H レベル
 29・・・基準クロックの L レベル
 30・・・シュミット・トリガ型回路を用いなかった場合に得られる基準クロック
 31・・・シュミット・トリガ型回路を用いた場合に得られる基準クロック
 32・・・基準クロックの乱れ
 33・・・定電圧出力安定化コンデンサ
 34・・・定電圧出力の乱れ
 35・・・論理反転レベルの乱れ
 36・・・定電圧出力レベル
 37・・・GND レベル
 38・・・VSS
 39・・・CPU
 40・・・周辺回路
 41・・・シュミット・トリガ型回路
 42・・・定電圧発生回路
 43・・・発振入力端子
 44・・・発振出力端子
 45・・・定電圧出力端子
 46・・・電池
 47・・・VDD 端子
 48・・・VSS 端子
 49・・・インターフェイス回路
 50・・・入出力回路
 51・・・ブザー回路
 52・・・表示回路
 53・・・周辺電子部品
 54・・・表示画面
 55・・・プッシュ・スイッチ
 56・・・スピーカ
 57・・・ブザー端子
 58・・・ブザー抵抗
 59・・・表示用端子
 60・・・入出力端子
 61・・・プル・アップ抵抗
 62・・・VDD

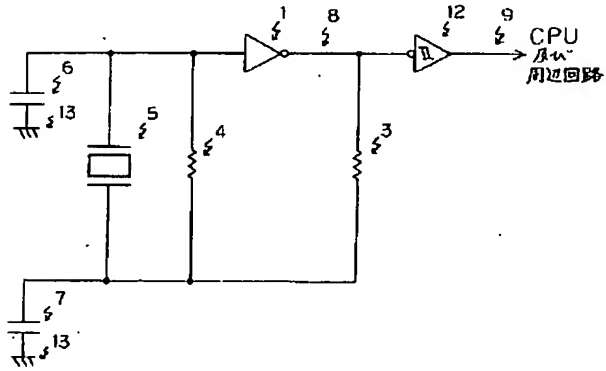
【図1】



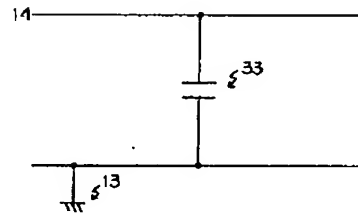
【図2】



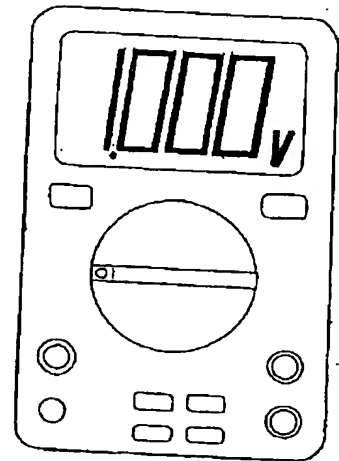
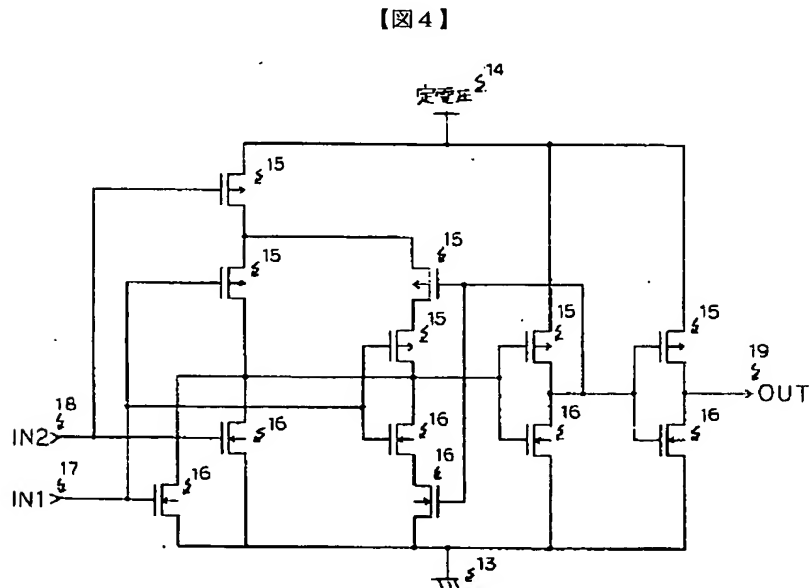
【図3】



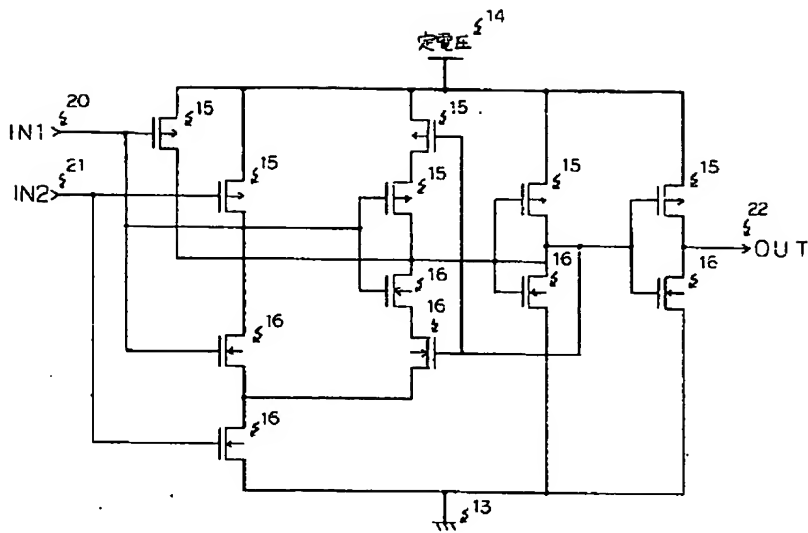
【図7】



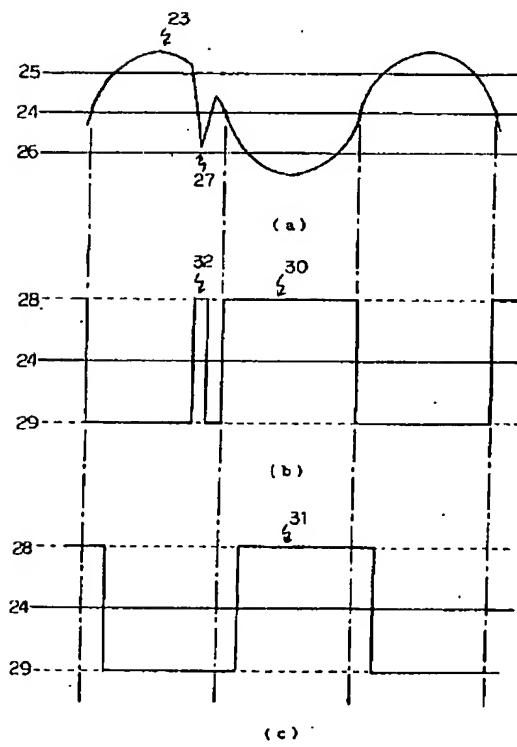
【図10】



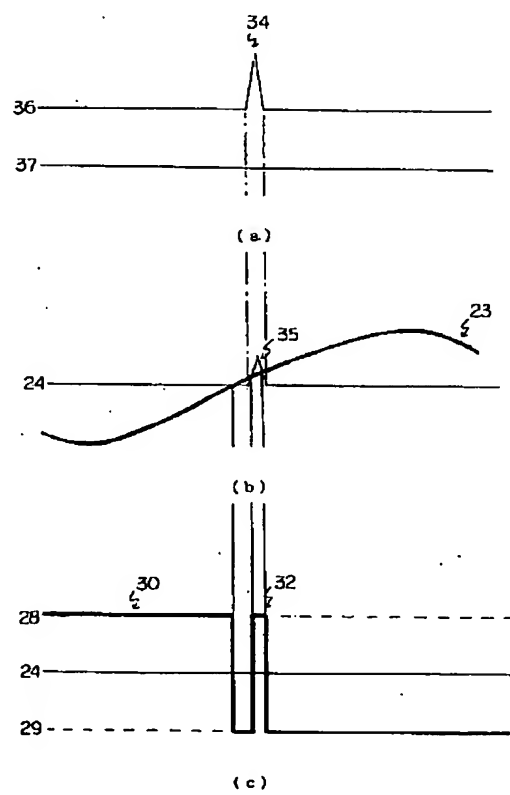
【図5】



【図6】



【図8】



【図9】

